

АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНОГО УСТРОЙСТВА ДЛЯ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ

© 2014 г. И.Е. ТАРАСОВ, В.И. НЕФЕДОВ, Д.Р. БАРСКИЙ,
А.В. УШАКОВ, Н.С. МАКЕЕНКОВА, С.А. ИВАНОВ

Московский государственный технический университет радиотехники,
электроники и автоматики

Подвижные системы радиосвязи должны отвечать целому комплексу требований, затрагивающих различные аспекты их проектирования, производства и эксплуатации. К числу наиболее важных можно отнести скорость, дальность и надежность передачи данных, которые характеризуют ее потребительские свойства. Одной из важных современных тенденций в развитии систем связи является широкое использование цифровых электронных компонентов, обеспечивающих цифровую обработку сигнала (ЦОС), начиная с определенного этапа его преобразования. Важным направлением развития беспроводных технологий связи является использование программно-зависимого радио.

Применяемые сейчас стандарты беспроводных коммуникаций требуют не только высокой производительности системы ЦОС, но и высокой степени интеграции компонентов, наличия таких модулей, как высокоскоростной приемопередатчик (для передачи данных по проводному интерфейсу), а также возможности простого обновления алгоритмов работы при смене протокола работы. Всем этим требованиям удовлетворяют системы на базе программируемых логических интегральных схем (ПЛИС) с архитектурой FPGA. Такие микросхемы содержат, кроме конфигурируемых логических ячеек, набор аппаратных модулей, реализующих операции, характерные для ЦОС, и последующей передачи результатов в проводные сети: аппаратные блоки «умножение с накоплением», блочную память, высокоскоростные последовательные приемопередатчики.

В Табл. 1 приведены сводные характеристики трех семейств FPGA фирмы Xilinx, выполненных с применением техпроцесса с нормами 28-нм.

Таблица 1

Сводные характеристики семейств FPGAXilinx7-й серии

Максимальное значение параметра	Artix-7	Kintex-7	Virtex-7
Логических ячеек, тыс	352	407	1955
Блочной памяти, МБ	12	29	65
Секций DSP	700	1540	3960
Пиковая производительность ЦОС для фильтров с симметричными коэффициентами, GMAC/c	504	1965	5053
Приемопередатчиков	4	16	88
Максимальная скорость передачи, Гб/с	3,75	10,325	28,05
Пиковая пропускная способность приемопередатчиков, Гб/с	30	330	2784
Интерфейсы PCI Express	Gen1x4	Gen2x8	Gen3x8
Скорость обмена по интерфейсам памяти, Мб/с	800	2133	2133
Внешних выводов	450	500	1200

Архитектура вычислительного комплекса. С учетом повышения степени интеграции цифровых систем, оказывается возможным реализовать по технологии ЧНК

не только устройство обработки сигналов канального уровня, но и постобработку на уровне символов или пакетов данных. Для ЦОС характерно потоковое или массово-параллельное выполнение операций «умножение с накоплением», являющихся основой, в частности, КИХ-фильтров:

$$y = \sum_{i=1}^N k_i x_i, \quad (1)$$

В представленном виде данная операция имеет прямое отображение на аппаратные ресурсы FPGA, в частности, реализуется без привлечения дополнительных компонентов блоками DSP48 в FPGAXilinx.

Дополнительно для постобработки символов можно использовать алгоритмы статистической обработки. В условиях наличия импульсных помех в канале связи более высокую помехоустойчивость демонстрируют статистические оценки, отличные от среднего арифметического – например, медиана и мода. Однако для определения таких оценок необходимо иметь в составе системы обработки радиосигнала вычислительные устройства с узлами, оптимизированными для выполнения специфичных для статистической обработки операций. Помехоустойчивая статистическая оценка может быть проведена по критерию, рассмотренному в [1]. В этой работе предлагается вычислять апостериорную вероятность гипотез по теореме Байеса, вводя переменную величину, характеризующую масштаб функции плотности распределения вероятности ошибки измерительного канала системы.

$$\tau_N = n \frac{2(N-1)L}{\sigma}, \quad (2)$$

где σ – масштаб распределения плотности вероятности ошибки, варьируемый в предлагаемом методе статистической обработки.

В общем виде функционал качества приближения экспериментальных данных можно записать

$$S(\beta, \sigma) = \sum_{i=1}^N \rho[y_i, f(x_i, \beta)], \quad (3)$$

где ρ – функция расстояния от экспериментальных точек до приближающей зависимости, определяемой параметрами β .

Формирование функции расстояния предлагается производить на основе функции распределения вероятности ошибки, характерной для измерительного устройства системы управления, как было показано в [1]. Обработка измерительной информации согласно (2) подразумевает вычисление суммы условных вероятностей, которые могут быть заданы таблично в блоке памяти устройства хранения результатов вычислений апостериорных вероятностей.

На Рис. 1 представлена блок-схема устройства, представляющего собой аппаратный ускоритель операций статистической обработки.

На Рис. 2 представлена структурная схема системы ЦОС, использующей аппаратное ускорение статистических операций.

Элементы системы имеют различные требования к составу аппаратных средств. Если для фильтра используются в основном модули «умножение с накоплением», то аппаратный ускоритель статистической обработки использует преимущественно операции с памятью, поэтому оценка его производительности выполняется не по количеству операций «умножение с накоплением» в секунду, как для сигнальных процессоров, а по общей пропускной способности реализованной в нем подсистемы памяти. Это балансирует нагрузку на ресурсы ПЛИС.

Вычислительные комплексы на базе ПЛИС. Рассмотренный подход использован для обработки сигналов эталонных стандартов частоты времени (ЭСЧВ). Для подстройки региональных ЭСЧВ используется система, основанная на сличении частоты подстраиваемого ЭСЧВ с государственным эталоном, сигнал которого передается на одной из известных частот. В частности, частота 66,6(6) кГц является частотой эталонного сигнала стандарта RBU.

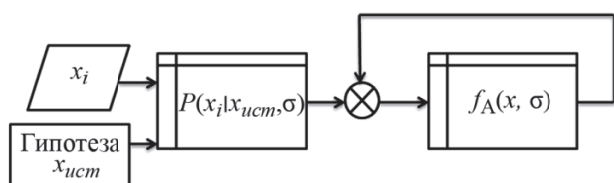


Рис. 1. Структурная схема устройства для вычисления апостериорной вероятности.

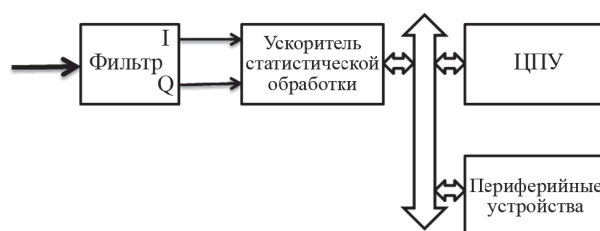


Рис. 2. Структурная схема системы ЦОС.

Для решения этой задачи измерения разности фаз разработан вычислительный комплекс на базе ПЛИС с архитектурой FPGA семейства Virtex-5 SXT. ПЛИС установлена на плате ML-605 производства Xilinx с дополнительной платой для ввода аналогового сигнала.

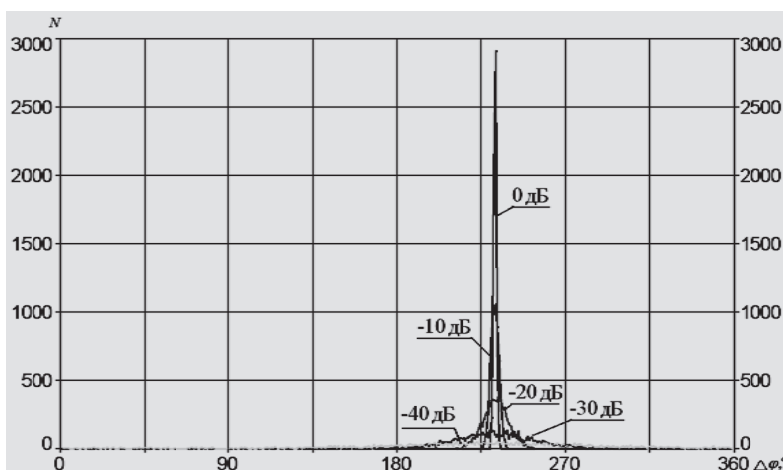


Рис. 3. Гистограммы распределения значений фазы при разном уровне шума (6000 замеров).

Для статистической обработки был применен метод приближения экспериментальных данных, основанных на оценке качества приближения в пространстве, формируемым на базе функции распределения вероятности ошибки используемой измерительной системы. Параметры определялись согласно выражения вида

$$y(a, \sigma, C) = C e^{-\frac{(x-a)^2}{2\sigma^2}} \quad (4)$$

В результате применения комплекса технических решений, включающих и оценку дисперсии распределения ошибки измерения фазы, было достигнуто существенное уменьшение (до 3 раз) среднего квадрата отклонения фазовых набегов разработанного цифрового приемника ЭСЧВ по сравнению с приемником-компаратором ПК Ч7-38.

СПИСОК ЛИТЕРАТУРЫ

1. Тарасов И.Е. Оценка результатов измерений с использованием функций распределения вероятности с переменным масштабом. // Заводская лаборатория. Диагностика материалов. 2004. №11. С. 55-61.
2. Егорова Е.В., Нефедов В.И. Нелинейные искажения в усилительных СВЧ-модулях. // Цифровая обработка сигналов и ее применение / 11-я Международная научно-техническая конференция и выставка, 26-28 марта 2009 г., Москва. – Москва, 2009. С. 123-129.
3. Тарасов И.Е. Архитектура массово-параллельного вычислительного устройства класса «Система на кристалле» для высокопроизводительной статистической обработки информации в измерительных и управляющих системах. Успехи современной радиоэлектроники. 2010. №8. с. 61-64.